

Source: [Patent Law](#) > [Patents](#) > [Non-U.S. Patents](#) > [European Patents](#), [Patent Abstracts of Japan](#) and [PCT Patents](#) ⓘ

Terms: [jp06244304](#) ([Edit Search](#))

05030037 06244304

BM  
SC11850HP

COPYRIGHT: 1994, JPO & Japio  
PATENT ABSTRACTS OF JAPAN

06244304

◇ [Get Exemplary Drawing](#)

[Access PDF of Official Patent](#): (Note: Cost incurred in a later step)

The Adobe Acrobat Reader must be installed on your computer to access Official Patent text.  
If you do not have this FREE reader, you can download it now from [www.adobe.com](http://www.adobe.com).

September 2, 1994

LEADLESS CHIP CARRIER PACKAGE

INVENTOR: NISHIGUCHI SEIJI

APPL-NO: 05030037

FILED-DATE: February 19, 1993

ASSIGNEE-AT-ISSUE: NEC CORP

PUB-TYPE: September 2, 1994 - Un-examined patent application (A)

PUB-COUNTRY: Japan (JP)

IPC-MAIN-CL: H 01L023#12

CORE TERMS: wiring, substrate, shortening, suction, recess, planar

ENGLISH-ABST:

PURPOSE: To achieve an LCC(Leadless chip carrier package) structure which enables the shortening of a wiring pattern, increase of substrate yield and automation.

CONSTITUTION: An organic substrate 1 has a tapered recess, and wirings are straightly extending from the bottom planar surface to the top planar surface. A semiconductor element is mounted in the recess, and sealed by resin after a bonding. This arrangement enables the shortening of a wiring pattern, and a signal transmission line of higher frequency and speed can thus be formed. In addition, the substrate yield is increased, and also in automatization, the suction characteristic and suction attitude can be stabilized to provide excellent characteristics. wiring pattern.

Source: [Patent Law](#) > [Patents](#) > [Non-U.S. Patents](#) > [European Patents](#), [Patent Abstracts of Japan](#) and [PCT Patents](#) ⓘ

Terms: [jp06244304](#) ([Edit Search](#))

View: Full

Date/Time: Monday, August 4, 2003 - 5:54 PM EDT

[About LexisNexis](#) | [Terms and Conditions](#)

[Copyright ©](#) 2003 LexisNexis, a division of Reed Elsevier Inc. All rights reserved.

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-244304

(43)公開日 平成6年(1994)9月2日

(51)IntCl. <sup>5</sup>	識別記号	序内整理番号	F I	技術表示箇所
H 0 1 L 23/12		9355-4M	H 0 1 L 23/ 12	L
		9355-4M		F

審査請求 未請求 請求項の数2 O L (全 3 頁)

(21)出願番号 特願平5-30037

(22)出願日 平成5年(1993)2月19日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 西口 誠治

東京都港区芝五丁目7番1号日本電気株式  
会社内

(74)代理人 弁理士 京本 直樹 (外2名)

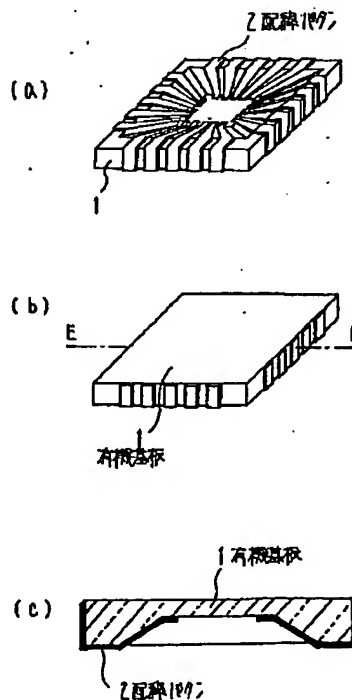
(54)【発明の名称】 リードレスチップキャリアパッケージ

(57)【要約】

【目的】LCCパッケージ (Leadless Chip Carrier Package) の構造において、配線パタンの短化、基板歩留り向上、自動機対応の構造化を実現しようとするものである。

【構成】有機基板のテーパ状の凹部を有し、底部平坦面から表面平坦面へ配線がストレートに伸びている。この凹部に半導体素子を搭載し、ボンディング後、樹脂にて封止する構造をもつ。

【効果】この構造により配線パタンの短化が計れ、より高周波、高速度の信号伝達ラインが形成される。又基板歩留り向上され、自動化の際にも吸着性、吸着時姿勢の安定化が計れ良好な特性を示す。



1

## 【特許請求の範囲】

【請求項1】 表面に摺鉢状の凹部を有する矩形状の基板に、前記凹部の底面周辺から放射状に延びる金属薄膜で成る配線パターンを設け、前記配線パターンの先端部が前記基板の側面にまで延びている事を特徴とするリードレスチップキャリアパッケージ。

【請求項2】 表面に摺鉢状の凹部を有する矩形状の基板に、前記凹部の底面周辺から放射状に延びる金属薄膜で成る配線パターンを設け、前記配線パターンの先端部が前記基板の平坦部で止り、基板側面に達していない事を特徴とするLCCパッケージ。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は半導体集積回路装置に関し、基板上に半導体素子を搭載するリードレスチップキャリアパッケージ（以後LCCパッケージと記す）に関する。

## 【0002】

【従来の技術】 従来のLCCパッケージは、図4に示す様に、ガラスエポキシ等の四角い平板状の有機基板1に金属薄膜で成る配線パターン2が施された構成になっている。配線パターン2は有機基板中央の素子搭載部の周辺に、素子搭載部から放射状に形成され、その先端は有機基板側面を経て基板裏面に達している。このLCCパッケージを用いた半導体装置は、有機基板1にマウント剤3を用いて半導体素子4を搭載し、ボンディングワイヤ5によって半導体素子の電極が基板上の配線パターンに接続している。そして熱あるいは紫外線硬化性の封止樹脂6を基板上に接着剤で接着された樹脂枠内7に滴下し硬化されている。

【0003】 この従来構造のLCCパッケージを用いた半導体装置は、一部品として回路基板上へ組付けられる時には、樹脂封止面を上側に、その反対面、すなわち、有機基板裏面を回路基板面に合わせ、回路基板上に組付けられる。

## 【0004】

【発明が解決しようとする課題】 この従来のLCCパッケージでは、搭載された半導体素子と組付け基板へのコンタクト面とがLCCパッケージ端面のスルーホールにて経由される為、スルーホールの出来による基板歩留りの低下、スルーホール経由による配線の長化による高速動作半導体素子への対応の限界などの不具合点を持っていた。

【0005】 また、その構造上から上面を樹脂にて形成させる為、平面度の精度出しが困難で自由化の際のハンドリングにおいて吸着性、吸着時の姿勢の安定性（デバイス上面の平面度と吸着パッド面に関係する。）に問題点があった。

## 【0006】

【課題を解決するための手段】 本発明のLCCパッケージ

2

ジは搭載する半導体素子のマウントランド（素子搭載部）から組付け基板のコンタクト面へ、ストレートに配線が伸びる構造で形成されている。その為半導体素子の反対面には基板地がそのまま来る構造となる。

【0007】 すなわち、本発明のLCCパッケージは、表面に摺鉢状の凹部が形成された矩形の基板に、凹部底面の周辺から放射状に延びる金属薄膜で成る配線パターンが形成された構成になっており、凹部底面が素子搭載部になっている。

## 【0008】

【実施例】 次に本発明について図面を参照して説明する。図1(a), (b), (c)は本発明の一実施例のLCCパッケージ基板(a)が斜視図である。

【0009】 LCCパッケージは有機基板1に配線パターンが形成された構成である。有機基板1は、例えば射出成型によって表面に摺鉢状の凹部が形成された矩形板で、この凹部の底面が素子搭載部になる。この基板表面には、平行紫外線光を用いた写真食刻法等により得た金属膜の配線パターン2が形成されている。この配線パターン2は、素子搭載部周辺に放射状に形成され、その先端部は基板表面の平坦部を経て基板側面にまで延びている。なお、凹部の深さは搭載する素子の厚さよりも深くなるよう設定してある。

【0010】 図2はこのLCCパッケージを用いて組立てた半導体装置の断面図である。この半導体装置は、従来の如く、半導体素子4をマウント剤3にて基板凹部底面に接着し、ボンディングワイヤ5にて素子の電極と配線パターン2とを接続し、樹脂6で封止してある。

【0011】 図3は本発明の一実施例のLCCパッケージの断面図である。

【0012】 この実施例は、有機基板1に設けた配線パターンの先端部が基板表面の平坦部で止まり、基板側面には達していない。この他の部分、すなわち、有機材上に例えば射出成型によって得た摺鉢状の凹部を有し、この上に平行紫外線光を用いた写真食刻法等により得た配線パターンを有する点は先の実施例と同じである。

## 【0013】

【発明の効果】 以上説明した様に本発明はLCCパッケージ内の半導体素子-LCCパッケージ自体のマウントランド間の配線を短く出来、より高速動作する半導体素子の組み込みを可能にしている。

【0014】 また、端面スルーホールは、フィレット確認用となる為、基板歩留りの向上、又、自動機導入の際も一般的な上面吸着、下面認識と構造に最も適した構造を有するパッケージとなる。

## 【図面の簡単な説明】

【図1】 本発明の一実施例を示す図。

【図2】 本発明のLCCパッケージを用いた半導体装置の断面図。

【図3】 本発明の第2の実施例を示す断面図。

3

4

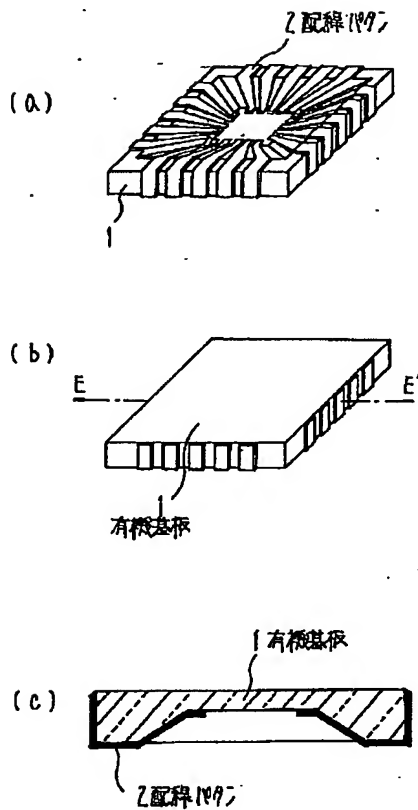
【図4】従来例を示す図。

【符号の説明】

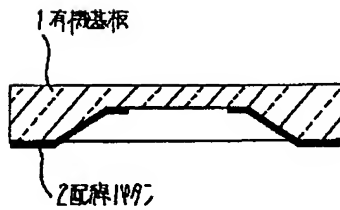
- 1 有機基板  
2 配線パタン  
3 マウント剤

- 4 半導体素子  
5 ボンディングワイヤ  
6 樹脂  
7 樹脂枠

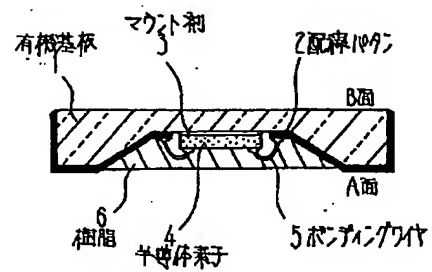
【図1】



【図3】



【図2】



【図4】

